

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-307878

(43)Date of publication of application : 05.11.1999

(51)Int.Cl.

H01S 3/18
H01L 21/02
H01L 31/0232
H01L 33/00

(21)Application number : 10-116325

(71)Applicant : SHARP CORP

(22)Date of filing : 27.04.1998

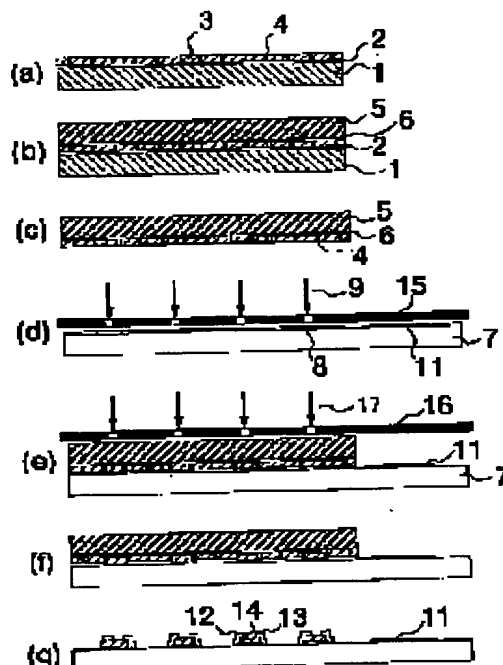
(72)Inventor : SHIMIZU MASABUMI

(54) MANUFACTURE OF LIGHT INPUT/OUTPUT DEVICE ARRAY

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the cost of a light input/output device array approximately to $1/mn$, and to dispose optical devices on the light input/output device array with high density, where m and n are natural numbers larger than or equal to 2.

SOLUTION: Optical devices 3 are formed on a first substrate 1 with smaller intervals than those of devices of a light input-output device array. Optical devices 3 corresponding to the intervals of the devices of the light input/output device array are selectively transferred and disposed on the light input/output device array substrate to manufacture a light input/output device array. In this case, intervals d_r and d_s between optical devices 3 on the first substrate 1 corresponding to horizontal and vertical intervals d_x and d_y between devices of the light input/output device array divided by natural numbers m and n : d_x/m and d_y/n , where m and n represent the same as mentioned above.



LEGAL STATUS

[Date of request for examination]

26.01.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-307878

(43) 公開日 平成11年(1999)11月5日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 S 3/18

H 0 1 S 3/18

H 0 1 L 21/02

H 0 1 L 21/02

31/0232

33/00

33/00

31/02

B

M

C

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号

特願平10-116325

(22) 出願日

平成10年(1998)4月27日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 清水 正文

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

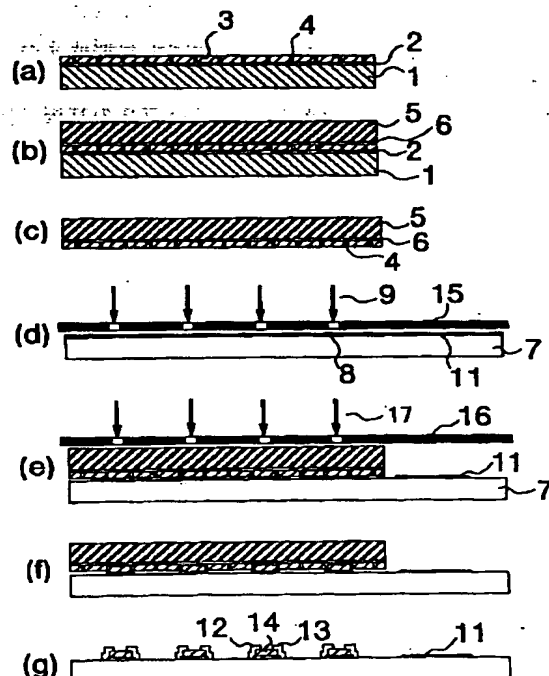
(74) 代理人 弁理士 小池 隆彌

(54) 【発明の名称】 光入出力素子アレイ装置の製造法

(57) 【要約】

【課題】 光入出力素子アレイ装置のコストを概略 $1/mn$ 倍に低減する。また、光入出力素子アレイ装置に高密度に光素子を配列する。

【解決手段】 第1の基板上に、光入出力素子アレイ装置の素子配列の間隔よりも小さな配列間隔で光素子を形成し、前記第1の基板上の光素子のうち、光入出力素子アレイ装置の素子配列の配列間隔に対応した光素子を光入出力素子アレイ装置基板に選択的に転写配列することにより、光入出力素子アレイ装置を製造する。ここで、前記第1の基板上に形成する光素子配列間隔 d_r 、 d_s を、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y を2以上の自然数 m 、 n で除した d_x/m 、 d_y/n の間隔とする。



1

【特許請求の範囲】

【請求項1】 第1の基板上に、光入出力素子アレイ装置の素子配列の間隔よりも小さな配列間隔で光素子を形成するプロセスと、

前記第1の基板上の光素子のうち、光入出力素子アレイ装置の素子配列の配列間隔に対応した光素子を、光入出力素子アレイ装置基板に選択的に転写配列するプロセスと、を有することを特徴とする光入出力素子アレイ装置の製造法。

【請求項2】 前記第1の基板上に形成する光素子の配列間隔 d_r 、 d_s を、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y よりも小さな配列間隔($d_x \geq d_r$ 、 $d_y \geq d_s$ 、ただし等号は同時には成立しない)とすることを特徴とする請求項1に記載の光入出力素子アレイ装置の製造法。

【請求項3】 前記第1の基板上に形成する素子の配列間隔 d_r 、 d_s を、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y を2以上の自然数 m 、 n で除した d_x/m 、 d_y/n の間隔とすることを特徴とする請求項1に記載の光入出力素子アレイ装置の製造法。

【請求項4】 前記光入出力素子アレイ装置基板がシリコン基板であることを特徴とする請求項1に記載の光入出力素子アレイ装置の製造法。

【請求項5】 前記光入出力素子アレイ装置基板の光素子を選択的に転写配列する位置に凹部が形成されていることを特徴とする請求項1に記載の光入出力素子アレイ装置の製造法。

【請求項6】 第1の基板上に、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y よりも小さな配列間隔 d_r 、 d_s ($d_x \geq d_r$ 、 $d_y \geq d_s$ 、ただし等号は同時には成立しない)で光素子を形成するプロセスと、

前記光素子を、紫外線に対して透明な第2の基板に接着剤により張り付けるプロセスと、

前記第2の基板上の光素子のうち、光入出力素子アレイ装置の素子配列の配列間隔 d_x 、 d_y に対応した光素子を、第2の基板に選択的に紫外線照射して、前記接着剤の接着力を弱めて光入出力素子アレイ装置基板に転写配列するプロセスと、を有することを特徴とする光入出力素子アレイ装置の製造法。

【請求項7】 前記第1の基板上の光素子を、フォトリソプロセス等の製造技術を利用して作製し、光入出力素子アレイ装置基板への転写をマスクを利用して行うことを特徴とする請求項6に記載の光入出力素子アレイ装置の製造法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、一つの基板上に受光素子群及び／又は発光素子群を並列に二次元配列した

2

光入出力素子アレイ装置の製造方法に関し、この光入出力素子アレイ装置は複数本の光ファイバなどを束ねて構成される二次元光学系によって、二次元の光信号を入力及び／又は出力できるシステムに用いられる。

【0002】

【従来の技術】 LSIの高集積化、高速化、大容量化にともなって、電気配線に起因する信号遅延や帯域制限、配線間の電磁干渉等の問題が深刻化している。光配線を用いた並列光接続技術は、その特長である空間並列性、超高速性、無誘電性等の性質からこれらの問題を解決する重要な技術である。

【0003】 光配線を用いた並列光接続技術として、複数本の光ファイバなどを束ねて構成される二次元光学系によって並列に二次元の光信号を入力及び／又は出力するシステム及びこのシステムに用いられる光入出力素子アレイ装置の構成が、例えば特開平8-288540号公報等に開示されている。

【0004】 この従来例1は、発光素子アレイ及び受光素子アレイと、駆動回路及び受信回路を同一GaAs基板上に空間的に分離した状態で一体化形成した構造を示し、光ファイバによりインターコネクトするものである。この従来例では発光素子として面発光レーザ、受光素子としてpinフォトダイオード、またはMSMフォトダイオード、またはフォトランジスタHPTをそれぞれ素子径 $20\mu\text{m}$ 、間隔 $250\mu\text{m}$ 、 2×2 アレイに配列した構成が示されている。

【0005】 図7(a)は受光素子としてpinフォトダイオードを、発光素子として面発光レーザを、駆動回路及び受信回路としてi-GaAs層によるFET及び抵抗等で構成した回路を採用している。図7において、111は電極、112はARコート、113はpinフォトダイオード、114はInGaP層、115は第2の光反射膜、116は第1の光反射膜、117はアース電極、118はp-GaAs基板、119はスペーサ層、120はイオン注入領域、121はi-GaAs層、122はトランジスタ(FET)および抵抗等からなる駆動回路及び受信回路、123は面発光レーザアレイ、124はアース端子、125はpinフォトダイオードアレイである。この発入出力素子アレイ装置は、図7(c)に示すように、面発光レーザ130とpinフォトダイオード131を光ファイバなどの光学系132によって接続され、相互に二次元光接続が行われる。

【0006】 従来例1は、発光素子アレイ及び受光素子アレイと、駆動回路及び受信回路を同一GaAs基板上に一体化形成した構造を特徴とするものであるが、発光素子アレイ及び受光素子アレイを同一GaAs基板上あるいはInP基板上に一体化して混載形成することは原理的に困難であり、さらに駆動回路及び受信回路も同一GaAs基板上に一体化形成することは、一層困難である。また、GaAs基板上に発光素子アレイ及び受光素

3

子アレイを空間的に分離して形成するから、GaAs 基板が有効利用されていない部分が多くなる等の問題がある。さらに発光素子と受光素子を同一の基板上に同時形成するためには積層構造が複雑となり、単独形成に比べて構造面での制約が多くなり、本来の性能を発揮できる素子を製造するのが困難であること、また不良素子を除去できないので集積素子数の増大につれて歩留まりが低下すること、迷光の影響を受けにくくするため発光素子と受光素子の各素子間を空間的に分離しようとするとチップサイズが大きくなる等の問題がある。一般に化合物半導体材料を使用する光入出力素子はGaAs 基板等の高価な基板を使用しているため、可能な限り効率的な構成、生産方式を採用してコストダウンを図る必要がある。

【0007】このような困難を解決するため、発光素子アレイ及び受光素子アレイを別基板上にそれぞれ形成し、これを回路基板に転写する方法がある。例えば、基板から支持板へと、支持板からアレイ基板への2回の転写工程を行うために、UV照射により剥離する性質をもった、UV剥離接着剤をテープ両面に塗布したUV剥離両面テープを支持板の接着に使用する方法が、USP 5438241に開示されている。この公知の方法を図8に示す。

【0008】図8において、280は透明支持板、282は両面UV剥離テープ、206はデバイス、284はテープ、286はエポキシ樹脂、288は基板である。この例においては、デバイス206を形成した基板全体を除去した後、図8(a)に示すように、上から透明支持板280、UV剥離両面テープ282、デバイス206の構成を作成し、次に図8(b)に示すように直接別のテープ284の上、又は図8(c)に示すように、エポキシ樹脂286を塗布した基板288上に透明支持板280側からUV照射しつつ転写するものである。

【0009】また、上記USP 5438241は、比較的密に形成したデバイスを回路基板に比較的疎に配置し直す転写方法として、図9に示す方法を開示している。図9において、302はフィルム材料からなる伸縮性基板、304はトランジスタまたは薄膜半導体等のデバイス、306は伸縮軸X、308、312はスペース、314は伸縮軸Y、316は回路基板である。

【0010】まず、図9(a)に示すように、デバイス304を接着剤付きの伸縮性基板302に転写する。その後、伸縮性基板302のフィルムの伸びを制御するための装置を使用して、デバイス毎にデバイス間隔と位置を、回路基板316のデバイス搭載位置をモニターしながら、最初に図9(b)に示すように伸縮軸X306の方向にスペース308を保つようにデバイス間隔を制御し、次に図9(c)に示すように伸縮軸Y314の方向にスペース312を保つように伸長してデバイス304の位置決めを行う。その後デバイス304を回路基板3

4

16に転写するものである。

【0011】

【発明が解決しようとする課題】上記従来例として図9に示した手法は、デバイスを転写した樹脂フィルムの伸縮によりデバイス間距離を制御する方法であるが、樹脂フィルムの伸縮時の不動点(支点)がデバイスの接着面のどこになるかによって、デバイス位置が最大でデバイスサイズ($\geq 20\mu\text{m}$)だけずれるという本質的な問題をかかえているため、デバイス毎の精密位置制御が別途不可欠となる。

【0012】このように、少なくとも1mm程度の位置合わせ精度が必要な出力素子アレイでは、デバイス毎の位置計測と制御を含む位置合わせに多大な時間を要する点、さらに熱膨張係数の大きな樹脂フィルムの転写では位置決め前後の温度や応力変動により位置合わせ精度が損なわれやすい点、のいずれの点においても量産技術として採用することには極めて大きな困難がある。

【0013】本発明の目的は上記従来例の欠点である課題を解決する低コストで作製が容易な光入出力素子アレイ装置の製造方法を提供することである。

【0014】

【課題を解決するための手段】本発明の請求項1に記載の光入出力素子アレイ装置の製造法は、第1の基板上に、光入出力素子アレイ装置の素子配列の間隔よりも小さな配列間隔で光素子を形成するプロセスと、前記第1の基板上の光素子のうち、光入出力素子アレイ装置の素子配列の配列間隔に対応した光素子を、光入出力素子アレイ装置基板に選択的に転写配列するプロセスと、を有することを特徴とする。

【0015】また、本発明の請求項2に記載の光入出力素子アレイ装置の製造法は、前記第1の基板上に形成する光素子の配列間隔 d_r 、 d_s を、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y よりも小さな配列間隔($d_x \geq d_r$ 、 $d_y \geq d_s$ 、ただし等号は同時には成立しない)とすることを特徴とする。

【0016】また、本発明の請求項3に記載の光入出力素子アレイ装置の製造法は、前記第1の基板上に形成する素子の配列間隔 d_r 、 d_s を、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y を2以上の自然数 m 、 n で除した d_x/m 、 d_y/n の間隔とすることを特徴とする。

【0017】また、本発明の請求項4に記載の光入出力素子アレイ装置の製造法は、前記光入出力素子アレイ装置基板がシリコン基板であることを特徴とする。

【0018】さらに、本発明の請求項5に記載の光入出力素子アレイ装置の製造法は、前記光入出力素子アレイ装置基板の光素子を選択的に転写配列する位置に凹部が形成されていることを特徴とする。

【0019】さらに、本発明の請求項6に記載の光入出力素子アレイ装置の製造法は、第1の基板上に、光入出

5

力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y よりも小さな配列間隔 d_r 、 d_s ($d_x \geq d_r$ 、 $d_y \geq d_s$ 、ただし等号は同時には成立しない)で光素子を形成するプロセスと、前記光素子を、紫外線に対して透明な第2の基板に接着剤により張り付けるプロセスと、前記第2の基板上の光素子のうち、光入出力素子アレイ装置の素子配列の配列間隔 d_x 、 d_y に対応した光素子を、第2の基板に選択的に紫外線照射して、前記接着剤の接着力を弱めて光入出力素子アレイ装置基板に転写配列するプロセスと、を有することを特徴とする。

【0020】また、本発明の請求項7に記載の光入出力素子アレイ装置の製造法は、前記第1の基板上の光素子を、フォトリソ等の製造技術を利用して作製し、光入出力素子アレイ装置基板への転写をマスクを利用して行うことを特徴とする。本発明は、微細加工が要求される光素子を配列精度に優れたステッパやフォトリソ等の製造技術を使用して、微細加工部分を一括して高密度に効率よく稠密形成することと、あとの選択転写プロセスで光入出力素子アレイ装置の素子配列に対応した疎な配置を第1の基板上の素子配列精度に保存したまま、光入出力素子アレイ装置基板の素子配列間隔に対応した光素子のみをマスクを利用して、基板裏面からの選択光照射による選択剥離を手段とすることで、光入出力素子アレイ装置基板に高精度素子配列を実現し、かつ実効的な生産効率を大幅に改善し、コストダウンを可能とする。

【0021】本発明では、第1の基板上に、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y よりも小さな配列間隔 d_r 、 d_s (ここで $d_x \geq d_r$ 、 $d_y \geq d_s$ 、ただし等号は同時に成立しない)、例えば横、縦の配列間隔 d_x 、 d_y を2より大なる自然数 m 、 n で除した d_x/m 、 d_y/n の間隔で光素子を形成し、従来の光素子を一对一で形成した場合に比べて $m \times n$ 倍の高密度に稠密形成することができる。この第1の基板上に稠密形成した光素子列を光入出力素子アレイ装置基板に選択転写を行うことで、従来の光入出力素子アレイ装置のコストを概略 $1/mn$ 倍に低減できる。これにより転写プロセスの追加によりアレイコストがアップするという従来のコスト課題も解決できる。

【0022】

【発明の実施の形態】本発明の光入出力素子アレイ装置の製造法は、最初に第1の基板上に剥離膜を形成した後、公知の光素子(発光素子または受光素子)構造形成プロセスを行ない、目的とする、光入出力素子アレイ装置の素子配列の横、縦の配列間隔 d_x 、 d_y よりも小さな配列間隔 d_r 、 d_s 、ここで $d_x \geq d_r$ 、 $d_y \geq d_s$ 、ただし等号は同時に成立しない条件下、例えば配列間隔 d_x 、 d_y を2以上の自然数 m 、 n で除した d_x/m 、 d_y/n の間隔で高密度に形成し、光素子を敷き詰めた稠密構造を作製する。次にこの第1の基板を、第2の光透過性基板にUV剥離樹脂で張り付ける。第1の基

6

板を選択エッチング液により分離除去した後、素子分離エッチングを行い、光素子を第2の基板上に孤立した状態に形成する。駆動回路、受信回路、素子間配線等を光素子の転写の前に予め形成した、光入出力素子アレイ装置用の第3の基板であるシリコン基板に接着樹脂を塗布し、この第3の基板をアライメントを行ないつつ第2の基板に近接または貼り合わせる。そして、光入出力素子アレイ装置の素子配列の間隔に対応した光素子のみを選択的に剥離させるため、第2の基板の裏面からの選択的紫外線照射による選択剥離を手段とする。

【0023】同じく選択剥離の手段として、第3の基板の、光素子を選択的に転写配列する位置に凹部が形成された構成とする。さらに好ましくは選択剥離の手段として、第3の基板の、光素子を選択的に転写配列する位置に接着樹脂が形成されていること、特に凹部を形成した上でその位置のみに接着樹脂が形成されている構成とする。光素子は面発光半導体レーザ、発光ダイオードのような発光素子、フォトダイオード、フォトトランジスタのような受光素子を、それぞれの構造に応じて転写後の配線が容易な構成とする。光素子に配線交差部を含むことで選択転写工程後の素子配線接続プロセスを簡略化できる構成とする。

【0024】(実施例)第1の基板にGaAs基板を用いた場合の本発明の実施例を図1のプロセスフローに基づいて説明する。図1において、1は第1の基板、2は剥離層、3は光素子、4は素子分離溝、5は第2の基板、6はUV剥離樹脂、7は第3の基板、8は接着樹脂、9は紫外線照射、11は駆動簡略/受信回路、12、13は素子電極配線、14は出射又は照射窓、15、16はマスクである。

【0025】図1(a)に示す通り、第1の基板1、例えばGaAs基板上に剥離層2としてAlAsあるいは $Al_xGa_{1-x}As$ ($1 \geq x \geq 0$ 、5)を形成した後、公知の光素子(発光素子または受光素子)構造の薄膜積層を行い、ステッパやフォトリソプロセス及びエッチング工程を含む公知の素子形成の薄膜製造技術プロセスを用いて製造を行ない、稠密に素子を敷き詰めるように作製する。光素子の形成間隔 d_r 、 d_s は、目的とする光入出力素子用アレイ装置の素子配列の配列間隔 d_x 、 d_y を2以上の自然数 m 、 n で除した間隔 $d_r (=d_x/m)$ 、 $d_s (=d_y/n)$ で高密度に形成する。光素子は個別チップごとに分断用の切り込みを形成し、素子分離溝4を形成しておくのが望ましい。形成する光素子の構造については以下の光素子の構造で述べる。

【0026】次に、図1(b)に示す通り、光透過性を有する第2の基板5、例えばガラス基板に前記図1

(a)に示す素子形成済みの第1の基板1(GaAs基板)をUV剥離樹脂6により、第1の基板1の素子形成面を第2の基板5に対向させて張り付ける。UV剥離樹脂6として、例えば特開昭62-001773号公報記

7

載の紫外線照射により再剥離性が与えられるような、粘着剤成分に5官能以上の感光性モノマーと増感剤を配合してなる、シリコン（メタ）アクリレート添加のアクリル系樹脂や、特開平4-089879号公報記載の紫外線照射で接着力が低下するUV硬化型粘着剤、即ち光重合性モノマーと光重合性オリゴマーあるいはアクリル系粘着剤と光重合性オリゴマーとを含有する粘着性組成物に光重合開始剤を添加し、溶剤を用いて混合した混合物が適当である。その後、図1(c)に示す通り、第1の基板1(GaAs基板)を選択エッチング液(HF溶液)により剥離層2で分離除去した後、素子分離エッチングを行い、光素子を第2の基板5(ガラス基板)上に孤立した状態に形成する。

【0027】次に、図1(d)に示す通り、予め駆動回路/受信回路11、素子間配線等を形成した、光入出力素子アレイ装置用の第3の基板7を用意する。ただし、図1(d)~(g)では転写のプロセスフローを示すため転写前後に行う光素子と駆動回路/受信回路の素子間信号配線、電源接続配線等は一部を除いて省略してある。第3の基板7としてシリコン基板が適当であり、第3の基板7の表面に接着樹脂8を塗布し、露光マスク15を用いてアライメントを行なって、紫外線照射9を行い、次の工程で転写される光素子の搭載領域の接着樹脂を半硬化し、他の領域の接着樹脂を未硬化とする。接着樹脂8としては例えば特開平8-15727号公報記載のアクリレート系のUV硬化樹脂、特開平6-102410号公報記載の支持体と剥離層とパターン形成材料層とからなる転写体の、前記パターン形成材料層にエキシマレーザ光を照射してパターンを形成する方法に用いられるUV硬化エポキシ系樹脂、アクリル樹脂等を用いることができる。

【0028】この後、図1(e)に示す通り、第2の基板5を光素子が第3の基板7の表面に対向するように近接または貼り合わせ、第2の基板5の裏面側から光入出力素子アレイ装置を形成するのに必要な特定の素子領域のUV剥離樹脂だけに紫外線を選択的に照射する。特定領域にのみ紫外線照射するため、露光マスク16を使用する。露光マスク16は前記露光マスク15と共用することも可能である。紫外線17が照射された部分のUV剥離樹脂6は、第2の基板5に対する光素子の密着性を低減させる。一方、前記のように、紫外線照射により、第3の基板上の光素子搭載領域の接着樹脂8だけが半硬化され接着性を強化され、稠密形成されている光素子が、m個、n個おきに第3の基板7に移し取られて行く。このようにして、図1(f)に示す通り、第3の基板7の接着樹脂上への移し取り(=転写接着)が完了する。未硬化の接着樹脂の部分には対応する第2の基板側の光素子は転写されない。未硬化部の接着剤は洗浄等の手段により後で除去する。

【0029】そして、図1(g)に示す通り、光入出力

8

素子アレイ装置用の第3の基板上に転写接着された光素子に配線接続工程を行なう。

【0030】上述の実施例では接着樹脂のUV剥離の性質を用いた転写を示したが、転写基板の上または下あるいは両方から静電引力、電磁力を本発明に適用して選択転写を行うことも可能である。

【0031】第1の基板1から第2の基板5に転写後に第1の基板を除去するプロセスとして、上記実施例ではGaAs基板を使用する場合、剥離層として選択エッチングが可能なAlAs剥離層がGaAs基板と素子構造との間に形成された構成を示したが、この場合AlAs剥離層との選択性確保のため素子構成層 $Al_xGa_{1-x}As$ の組成xは $0.5 \geq x \geq 0$ となっていることが望ましい。GaAs基板の裏面から基板をエッチング除去する場合、GaAsと格子定数を一致させることが可能で大きな選択比がとれるGaInP層をエッチストップ層として使用することができる。

【0032】複数の素子種により構成される光入出力素子アレイ装置の場合は、素子種毎別々に形成した第1の基板を用意し、それぞれ第2の基板上に転写したあとで図1(d)から図1(f)に対応する第2の基板から第3の基板の接着樹脂上への転写プロセスに従い第2の基板を光素子を種類毎に一枚ずつアライメントしつつ、第3の基板上への転写を繰り返すことで容易に形成が可能である。すなわち素子種の数(=第1の基板の枚数)だけ繰り返してアライメントと素子写し取りを実施することで本発明の実施例1のフロー図と同じ手順で光入出力素子アレイ装置を形成することができる。ここで、別の方法として図2に示す通り、図1(d)の工程において第3の基板7に例えば CF_4 や CHF_3 を用いたドライエッチ(RIE)により、光素子のチップが入るサイズの凹部10を形成しておき、この凹部にのみ予め接着樹脂を塗布しておくことで転写が容易となる。

【0033】(光素子の構造)本発明の光入出力素子アレイ装置に素子配列される光素子の構造について説明する。従来より光入出力素子アレイ装置に採用されている光素子は、発光素子として、面発光半導体レーザ、発光ダイオード等が使用され、受光素子としてフォトダイオード、フォトトランジスタ等が使用されるが、本発明ではいずれの場合も転写後の基板除去プロセスに対応するため、例えばGaAs基板上に形成する場合は、選択エッチングが可能な構成として公知のAlAs剥離層がGaAs基板と素子構造との間に形成された構成を示す。

【0034】図3(a)は本発明のGaAs基板上に形成された面発光半導体レーザ素子の構成例の断面図、図3(b)は同平面図を示し、21はGaAsからなる第1の基板、22は下部分布反射ミラー層、23は活性層、クラッド層構造、24は上部分布反射ミラー層、25はイオン注入素子分離層/側面反射層、26はn型電極、27は絶縁層、28はp型電極、29はp型電極コ

9

ンタクトホール部、30はn型電極コンタクトホール部、31は出射窓、32はレーザ光である。

【0035】図4(a)は本発明のInP基板上に形成されたpinフォトダイオード素子の構成例の断面図、図4(b)は同平面図を示す。41は第1の基板(InP基板)、42はN型緩衝層(InP層)、43はN型光吸収層(InGaAs層)、44はN型窓層(InP層)、45はP+型不純物拡散領域、46はN型電極、47は絶縁膜、48はP型電極、49はP型電極コンタクトホール部、50はN型電極コンタクトホール部、51は入射窓、52は入射光、53は絶縁層である。

【0036】図5(a)は本発明のGaAs基板上に形成された面発光半導体レーザと配線交差部を含む素子の構成例の断面図、図5(b)は同平面図を示す。特に本構成の採用によりバイアホール等により予め三次元配線が形成された基板上へ素子転写を行う場合、以降の配線交差部形成が不要となり、転写工程以降の素子配線プロセスを大幅に簡略化できるメリットがある。図5(a)(b)において、61は第1の基板(GaAs基板)、62は下部分布反射ミラー層、63は活性層、クラッド層構造、64は上部分布反射ミラー層、65はイオン注入素子分離層/側面反射層、66はN型電極、67は絶縁膜、68はP型電極、69はP型電極コンタクトホール部、70はN型電極コンタクトホール部、71は出射窓、72はレーザ光、73は配線間絶縁膜である。いずれの素子も基本プロセスは公知であるのでここでは説明を省略する。

【0037】(配線工程)本発明の選択転写後の配線接続工程例について説明する。

【0038】上記実施例のプロセスフローに従って光入出力素子アレイ装置基板上に光素子の配列転写が終了した後、光入出力素子アレイ装置基板側に配線間絶縁膜として例えばポリイミド膜を用いた電極配線を形成し、配線接続工程を行った後、光素子が配列された基板表面側から光素子を被覆していた例えばシリコン窒化膜を電極接続部のコンタクトホール部のみ穴開けエッチングを行い、基板側の駆動回路、受信回路、素子間配線等と配線接続工程を行い、光入出力素子アレイ装置を完成する。この光入出力素子アレイ装置は、図7(c)に示すように光ファイバーなどの光学系によって接続され、相互に二次元光接続が行われる。

【0039】上記プロセスに従い、光入出力素子アレイ装置の基板側と接続を行った構成例の平面図と断面図をそれぞれ図6(a)(b)に示す。以上の実施例によれば、光素子配列の横、縦の配列間隔 dx 、 dy よりも小さな配列間隔 dr 、 ds 、ここで $dx \geq dr$ 、 $dy \geq ds$ 、ただし等号は同時に成立しない条件下、例えば横、縦の配列間隔 dx 、 dy を2以上の自然数 m 、 n で除した dx/m 、 dy/n の間隔とする素子列、すなわち能

10

動素子を従来の一対一で形成した場合に比べて $m \times n$ 倍の高密度な素子列形成基板を用いて $m \times n$ 枚の光入出力素子アレイ装置とする選択転写を行うことで従来の光入出力素子アレイ装置のコストを概略 $1/mn$ 倍に低減できる。これにより光入出力素子アレイ装置の製造コストの大幅な削減が可能な製造方法を提供することができる。

【0040】

【発明の効果】以上説明したように、本発明によれば、横、縦の配列間隔 dx 、 dy よりも小さな配列間隔 dr 、 ds 、ここで $dx \geq dr$ 、 $dy \geq ds$ 、ただし等号は同時に成立しない条件下、例えば横、縦の配列間隔 dx 、 dy を2以上の自然数 m 、 n で除した dx/m 、 dy/n の間隔とする、すなわち能動素子を従来の一対一で形成した場合に比べて $m \times n$ 倍の高密度に形成した素子列を用いて $m \times n$ 枚の素子アレイとする選択転写を行うことで、光入出力素子アレイ装置のコストを概略従来の $1/mn$ 倍に低減できる。これにより転写プロセスの追加により光入出力素子アレイ装置のコストがアップするという従来の課題を解決できる。

【0041】本発明の構成により $10 \sim 100$ 倍の密度に光素子を一度に形成することが可能となり、従来の光入出力素子アレイ装置のプロセスに比べて、設備のスループットを実質的に $10 \sim 100$ 倍程度向上させることができる。また光入出力素子アレイ装置の形成に要する材料費も $1/10 \sim 1/100$ とできる。結果として光入出力素子アレイ装置の製造コストの大幅な削減が可能となる。さらに異なった基板上に形成された波長の異なる光入出力素子アレイ装置の配列も可能となるためさらに大容量化、高機能化を図ることが可能となる。

【図面の簡単な説明】

【図1】光入出力素子アレイ装置の製造法を工程順に示すプロセスフローである。

【図2】別の実施例の製造法を説明する工程図である。

【図3】光入出力素子アレイ装置の構造を示す断面図と平面図である。

【図4】発光素子の構造を示す断面図と平面図である。

【図5】受光素子の構造を示す断面図と平面図である。

【図6】発光素子の構造と配線の関係を示す構造図と平面図である。

【図7】従来の光入出力素子アレイ装置の断面図と平面図である。

【図8】従来の紫外線照射により転写する方法を説明するプロセス図である。

【図9】従来の比較的密に形成したデバイスを疎に配置し直す転写方法説明するプロセス図である。

【符号の説明】

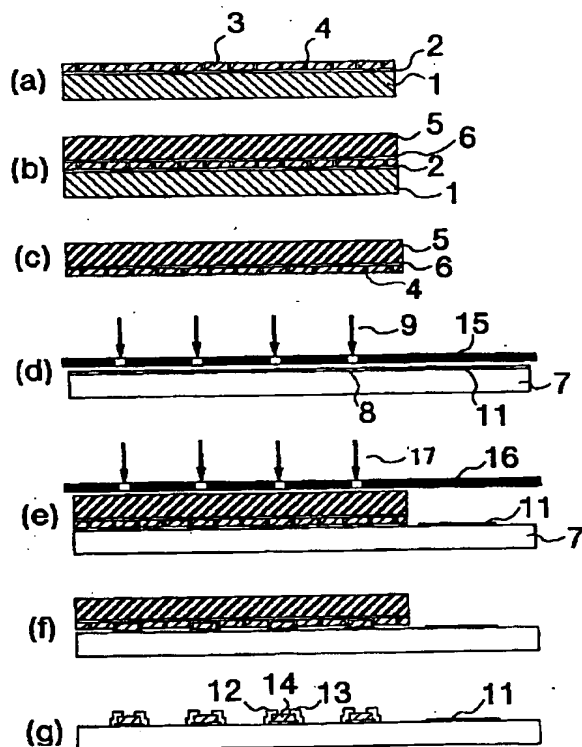
- 1 第1の基板
- 2 剥離層
- 3 光素子

50

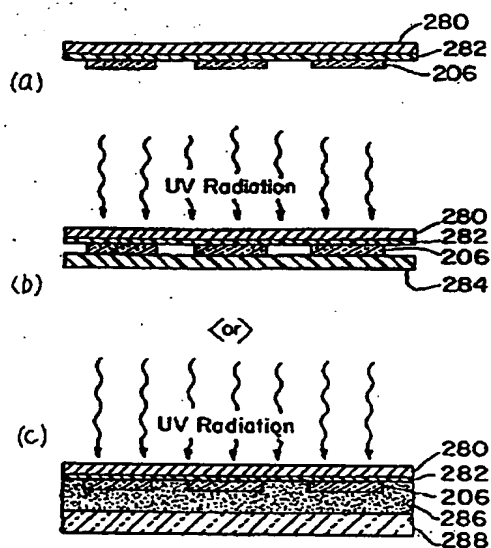
- 4 素子分離溝
5 第2の基板
6 UV剥離樹脂
7 第3の基板
8 接着樹脂

11

【図1】



【図8】



- * 9 紫外線照射

10 凹部

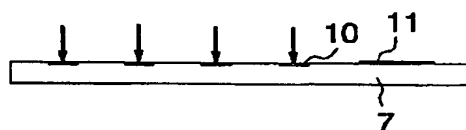
11 駆動回路／受信回路

12、13 素子電極配線

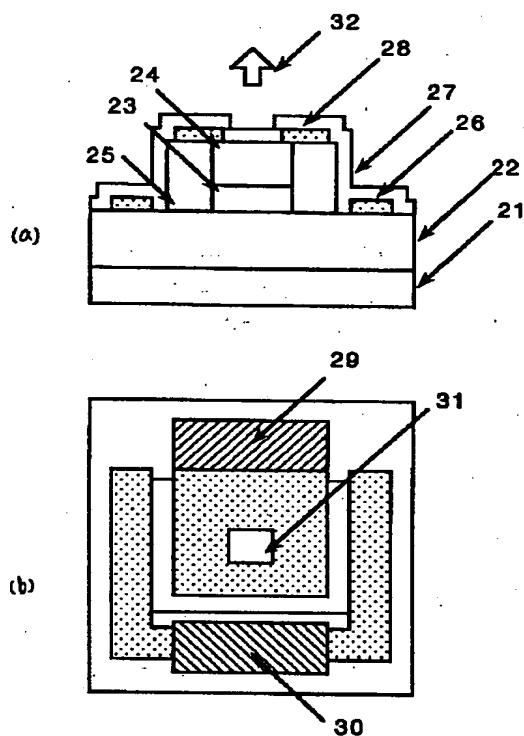
* 14 出射又は入射窓

12

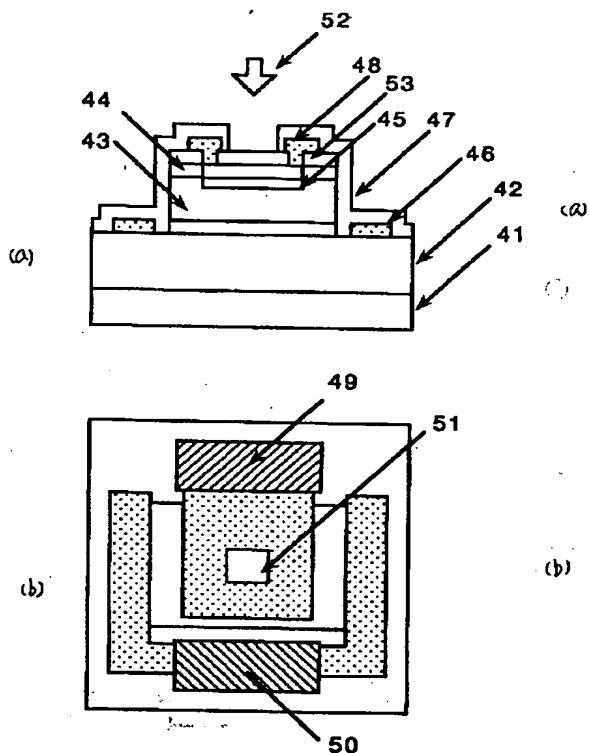
【図2】



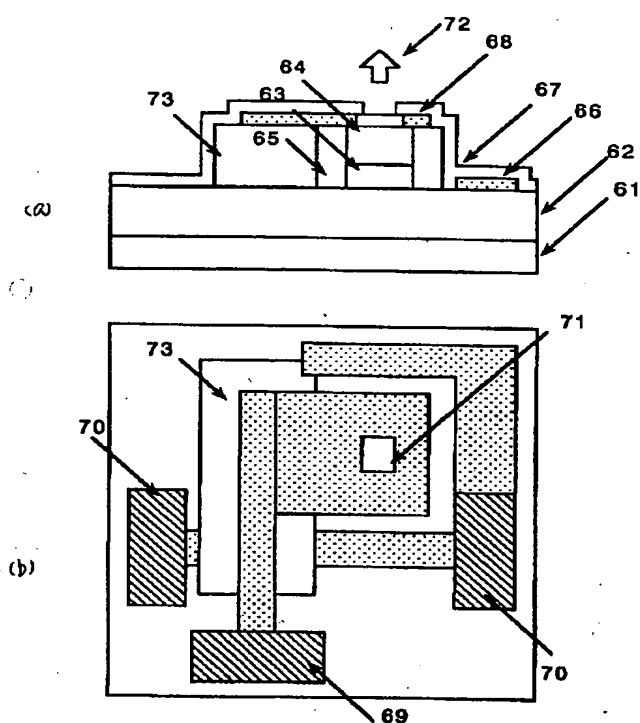
【図3】



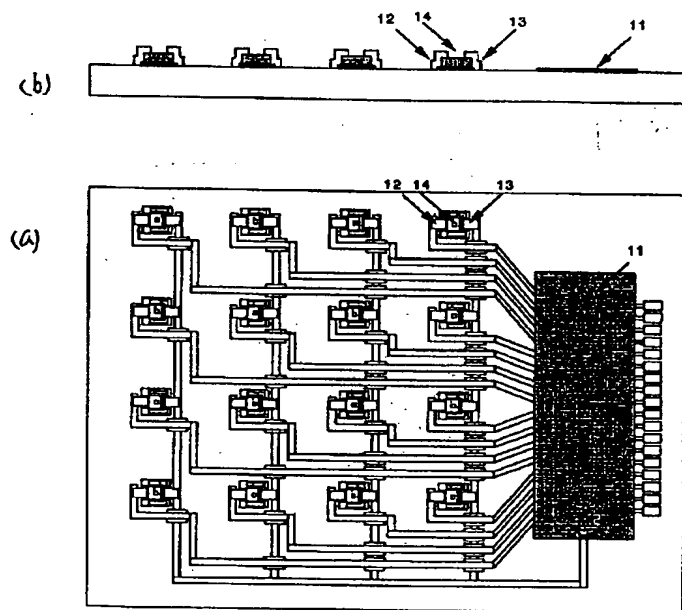
【図4】



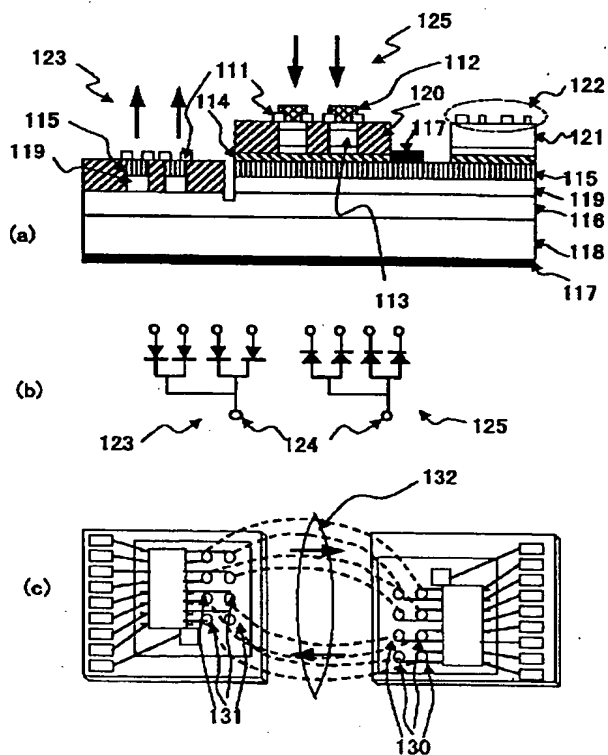
【図5】



【図6】



【図7】



【図9】

